

Übungsblatt zu einfachen Mikroprozessoren

Aufgaben

1. Ein Maschinencode-Abschnitt enthält zwei Befehle mit je 2 Operanden zu 16 Bit, drei Befehle mit einem 16-Bit-Operanden und zwei Befehle ohne Operanden. Die Opcodes haben jeweils 8 Bit. Wie viele Byte umfasst der Abschnitt?
2. Skizzieren Sie die Abfolge der Steuersignale in einem Befehl, der ein Speicherwort in Register 1 kopiert. Die Speicheradresse soll dem Opcode als ein Operandenwort folgen.
3. Wie lange dauert die Ausführung einer Befehlssequenz mit insgesamt 12 Takten bei einem Prozessortakt von 2.5 GHz?
4. Bestimmen Sie für die ALU 74181 die notwendigen Steuersignale für die folgenden Operationen: (Funktionstabelle des 74181 benutzen!)
 - a) Die Addition zweier Operanden,
 - b) die bitweise logische ODER-Verknüpfung zweier Operanden,
 - c) die Invertierung des Operanden am A-Eingang.
5. Welche Adresse wird bei indizierter register-indirekter Adressierung angesprochen, in den folgenden Fällen angesprochen:

Inhalt des Indexregisters	Skalierungsfaktor	Displacement
31d	1	1000d
25d	2	2000d
20d	4	500d

6. Es sollen zehn 32-Bit-Dateneinheiten eingelesen werden, die ab Adresse 1000h an aufeinander folgenden Adressen im Speicher stehen. Legen Sie sinnvolle Werte für Basisregister, Indexregister, Displacement und Skalierungsfaktor fest und beschreiben Sie die benötigte Wiederholungsschleife!
7. Welche Adresse wird bei vorindizierter speicher-indirekter Adressierung angesprochen, wenn der Inhalt des Speicheradressierungs-Registers 20h ist, das Displacement 1 gleich 1 ist, das Indexregister 1 enthält, der Skalierungsfaktor 1 ist und das Displacement 2 ebenfalls 1 ist? Der Inhalt des Speichers an den Adressen 20h – 23h sei:

60h	70h	80h	90h
20h	21h	22h	23h

8. Welche Adresse wird bei nachindizierter speicher-indirekter Adressierung angesprochen, wenn sonst die Voraussetzungen bestehen, wie bei der vorigen Aufgabe ?
9. Berechnen Sie für die folgenden logischen Adressen auf einem Intel 8086-System jeweils die physikalische Adresse: a) 4230:8040, b) 4B00:0240, c) FF0A:A100.

Verständnisfragen

10. Warum kann auf ein Register schneller zugegriffen werden als auf eine Speicherzelle?
11. Warum wird die speicherindirekte Adressierung heute wenig benutzt?

Lösungen

- $2 \cdot (1 + 4) + 3 \cdot (1 + 2) + 2 \text{ Byte} = 21 \text{ Byte}$.
- Die Abfolge der Steuersignale ist ungefähr:
 - Programmzähler auf den Adressbus legen.
 - Aktivierung der externen Steuerleitungen für Lesezugriff im Speicher.
 - Opcode von Datenbus entnehmen und im Befehlsregister einspeichern.
 - Dekodierung des Opcodes.
 - Programmzähler inkrementieren.
 - Programmzähler auf den Adressbus legen.
 - Aktivierung der externen Steuerleitungen für Lesezugriff im Speicher.
 - Adress-Operand von Datenbus entnehmen und in Adresspuffer-Register legen.
 - Adresspuffer-Register auf Adressbus legen.
 - Aktivierung der externen Steuerleitungen für Lesezugriff im Speicher.
 - Datenwort von Datenbus entnehmen und auf internen Bus legen.
 - Einspeicherimpuls für Register 1 erzeugen, Datenwort wird vom internen Bus übernommen.
 - Programmzähler inkrementieren.Dieser Befehlszyklus enthält insgesamt drei Buszyklen.
- Taktzeit: $T_C = \frac{1}{2,5 \cdot 10^6 \text{ s}^{-1}} = 400 \text{ ns}$
Gesamtzeit: $T_G = 12 \cdot T_C = 12 \cdot 400 \text{ ns} = 4800 \text{ ns} = 4,8 \mu\text{s}$.
- $M=L, \overline{C_n}=H, S_3=L, S_2=L, S_1=L, S_0=H,$
 - $M=H, S_3=H, S_2=H, S_1=H, S_0=L,$
 - $M=H, S_3=L, S_2=H, S_1=L, S_0=H.$
- 1031d, 2050d, 580d
- Es gibt viele Möglichkeiten. Beispiel: Basisregister=1000h, Displacement=0h, Skalierungsfaktor=4, Index läuft in der Wiederholungsschleife von 0 bis 9.
- 72h
- 81h
- 4A340h
 - 4B240h
 - rechnerisch: 1091A0h; da der Adressbus des 8086 aber nur 20 Bit breit ist wird die Adresse 091A0h ausgegeben (wrap around; mit A20-Gate: 1091A0h).
- Die Aktivierung der Systembus-Schnittstelle und der Adressdekoder entfällt; oft ist auch der Prozessor höher getaktet als der Speicherbus.
- Weil dabei jeder Speicherzugriff zur Vorbereitung einen weiteren Speicherzugriff benötigt und das kostet zu viel Zeit.